

## АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ «Вычислительная техника»

по основной профессиональной образовательной программе по направлению подготовки  
09.03.01 «Информатика и вычислительная техника» (уровень бакалавриата)

**Направленность (профиль):** Программно-техническое обеспечение автоматизированных систем  
**Общий объем дисциплины – 4 з.е. (144 часов)**

**Форма промежуточной аттестации – Зачет.**

**В результате освоения дисциплины у обучающихся должны быть сформированы компетенции с соответствующими индикаторами их достижения:**

- ОПК-1.2: Применяет естественнонаучные и/или общеинженерные знания для решения задач;
- ОПК-1.3: Участвует в теоретических и экспериментальных исследованиях объектов профессиональной деятельности, в обработке их результатов;
- ОПК-7.1: Анализирует техническую документацию к программно-аппаратному комплексу;

**Содержание дисциплины:**

Дисциплина «Вычислительная техника» включает в себя следующие разделы:

**Форма обучения заочная. Семестр 6.**

**1. Вводная лекция.** Роль знаний схемотехники и низкоуровневого программирования при анализе технической документации к программно-аппаратным комплексам, участии в теоретических и экспериментальных исследованиях объектов профессиональной деятельности, в обработке их результатов. Применение естественнонаучных и общеинженерных знаний при решении задач схемотехнического проектирования и низкоуровневого программирования. Пояснения по общей структуре и специфике курса и особенностей выполнения самостоятельной работы.

**2. Раздел I. Схемотехника ЭВМ и аппаратного обеспечения автоматизированных систем.**

**Цифровая схемотехника.** Общее представление о современной схемотехнике. Схема как набор функциональных блоков. Аналоговая, линейно-импульсная и цифровая схемотехника. Классификация функциональных блоков. Серии микросхем и их номенклатура. Основные виды цифровых и аналоговых интегральных микросхем. Микропроцессоры, микроконтроллеры и системы на кристалле. Другие компоненты вычислительной техники: индикаторные устройства, устройства ввода, элементы памяти. Комбинационная логика.

Логические элементы. Таблицы истинности. Нормальные конъюнктивные и дизъюнктивные формы. Понятие о картах Карно. Основы схемотехники логических элементов. Базовые элементы логических схем, их основные параметры и характеристики. Простейшие логические элементы И, ИЛИ, И-НЕ, ИЛИ-НЕ. Шинные формирователи и преобразователи уровней. Типовые комбинационные устройства: шифраторы и дешифраторы, преобразователи кодов, мультиплексоры и демультиплексоры. Сумматоры и полусумматоры. Схемы сравнения. Цифровые умножители и АЛУ. Моделирование работы логических схем в симуляторах. Понятие о гонках. Последовательностная логика. Принципы построения и диаграммы работы основных элементов последовательностной логики. Триггеры: RS,D, T, JK. Регистры: параллельные, последовательные, реверсивные, сдвигающие. Счетчики: суммирующие, вычитающие, реверсивные, с предустановкой и с произвольным коэффициентом пересчета. Отличие схем с последовательным и параллельным переносом.

**3. Схемотехника аналоговых и импульсных устройств.** Схемотехника устройств обработки аналоговых сигналов. Применение операционных усилителей для обработки аналоговых сигналов. Амплитудные и частотные дискриминаторы. Модуляторы и демодуляторы. Детекторы: амплитудные, частотные и синхронные. Устройства выборки и хранения. Аналоговые ключи и аттенюаторы. Управляемые аттенюаторы. Активные фильтры. Общее представление о линейно-импульсной схемотехнике. Электронный ключ. Дифференцирующие и интегрирующие цепи. Устройства и принцип действия компараторов, генераторов сигналов (релаксационных, блокинг-генераторов, мультивибраторов) синусоидальной, линейно изменяющейся и прямоугольной формы. Формирователи импульсов (триггеров Шмидта, одновибраторы или ждущие мультивибраторы). Использование логических элементов и операционных усилителей для генерации и функциональных преобразований сигналов. Источники вторичного электропитания.

Выпрямители: однополупериодные, двухполупериодные, с умножением напряжения. Стабилизаторы напряжения: параметрические, компенсационные параллельного и последовательного типа, импульсные. Преобразователи и инверторы напряжения..

**4. Схемотехника компонентов средств вычислительной техники (СВТ).** Общие представления о структуре СВТ. Типовые архитектуры СВТ. Системы команд RISC (reduced instruction set computer) и CISC (complex instruction set computing). Структура памяти СВТ и виды ее адресации (регистровая, непосредственная и косвенная) Понятие о прерываниях, стеках, регистрах команд и внешних устройств, портах ввода/вывода и интерфейсах. Интерфейс с отдельными магистралями. Интерфейс «Общая шина». Управляющие сигналы и принципы организации обмена информацией в вычислительных системах. Схемотехника элементов памяти СВТ. Статическая и динамическая оперативная память: схемотехника и циклограммы обмена и регенерации. Внешняя память и её интерфейсы. Схемотехника аналогово-цифровых и цифро-аналоговых преобразований сигналов. Аналогово-цифровые преобразователи (АЦП). Основные параметры АЦП. Параллельные АЦП. АЦП последовательного приближения. Сигма-дельта АЦП. Интегрирующие АЦП. Цифро-аналоговые преобразователи (ЦАП). Основные параметры ЦАП. Виды ЦАП: Последовательные ЦАП: а) ЦАП с широтно-импульсной модуляцией; б) Последовательный ЦАП на переключаемых конденсаторах; Параллельные ЦАП: а) ЦАП с суммированием весов; Сигма-дельта модуляторы..

#### **5. Раздел II. Основы организации вычислений и низкоуровневое программирование**

**Процессор как центральное звено ЭВМ.** Организация процессоров ЭВМ, выполнение арифметических операций. Логический состав процессора, организация и структура памяти. Организация персональных компьютеров с процессорами с архитектурой x86. Программная модель процессора. Классификация и особенности использования регистров. Низкоуровневое обращение к периферийному устройству..

#### **6. Инструментальные средства низкоуровневого программирования и их инсталляция.**

**Методы адресации и система команд для разработки низкоуровневой программы.**

Организация системы команд процессора. Классификация команд процессора по функциональному назначению и методам адресации. Особенности выполнения различных групп команд и применения методов адресации.

**7. Организация подпрограмм при низкоуровневом программировании. Технологии работы со стекком при передаче управления..** Внутренние механизмы передачи и возврата управления, особенности их реализации. Параметры подпрограмм, способы передачи параметров и их внутренняя реализация..

Разработал:  
заведующий кафедрой  
кафедры ИВТиИБ  
профессор  
кафедры ИВТиИБ

А.Г. Якунин

Л.И. Сучкова

Проверил:  
Декан ФИТ

А.С. Авдеев